Se dispone de un sumador con propagación de acarreo de 4 bits compuesto por sumadores imlementados con semisumadores. El retardo de un sumador completo es de 15 nseg. Para el acarreo si se introducen en el sumador como operandos 1010 y 0101

1. Al cabo de cuánto tiempo se obtendrá el resultado de la suma.
2. Indicar el valor del resultado de la suma
3. ¿Qué bits de salida serán correctos y cuáles erróneos si se lee el resultado cuando solo han transcurrido 30 nseg.?
4. Como el retardo es 15 y sabemos que el acarreo es 3T, podemos deducir que T vale 5, por lo que C\_0=15 ns, C\_1=25 ns, C\_2=35 ns, C\_3=45 ns, y como sabemos que las salidas valen 2T, sabemos también que S\_0=10 ns, S\_1=20 ns, S\_2=30 ns, S\_3=40 ns

De este modo:

S=40

C=45

El retardo será el máximo, ya que la suma termina cuando sale el acarreo y cuando terminan las 2 operaciones, por lo tanto será el máximo de entre los dos números

1. SUMA = 1111 c\_0=c\_3=0
2. S\_0, S\_1, S\_2, C\_0, C\_1 son válidas.

2º) Realiza la suma en coma flotante en simple precisión según el standard IEEE 754 sabiendo que A=-0.8125\_10 y B=+0.25\_10

A=-0.8125\_10=-0.1101\_2=1.101….\*2^-1

B=0.25\_10=0.01\_2=1.00…\*2^-2

1. Pasamos los dos números a coma flotante

A= 1 01111110 10100000000000000000000

B= 0 01111101 00000000000000000000000

1. Seleccionar nº de menos exponente y desplazar su mantisa a la derecha n bits con n=(EA-EB)

EA=01111110\_2=126\_10

EB=01111101\_2=125\_10

|EA-EB|=1

MB = 1,00000000000000000000000 Desplazamiento de bit 0,10000000000000000000000

1. Igualar exponente del resultado

ER = EA = 01111110

1. Operar mantisas y obtener resultado en signo y valor absoluto

SA = 1, SB = 0, operación SUMA, la operación real será B-A

MB 00,10000000000000000000000

-MA -01,10100000000000000000000

MR 10,11100000000000000000000

Como SR = SB-SA = -1, MR está en C2 luego pasa a + 01.00100000000000000000000

Suma al final

1. Ya está normalizada